



深圳市维尔乐思科技有限公司

版本号：	V1.0
编写：	
日期：	2019/7/4

产品规格书

产品名称：433M 无线发射芯片

产品型号：WL111SC

客户：_____

确认：_____

日期：_____

1 特点

- 工作电压范围宽+2.2V~+3.6V
- 工作频率宽 433.92MHz
- 在关断模式下消耗电流小于 1uA
- 工作温度范围-25℃~+75℃
- OTP ROM: 0.25K*13bit, RAM: 24*8bit
- 13-bit指令宽度
- 运行速度: DC-8 MHz 工作频率
- 内部有8MHz, 4MHz, 1MHz, 和455KHz RC振荡器
- 上电复位计数器 (PWRT) 和振荡启动计数器 (Oscillator Start-up Timer OST)

2 功能框图

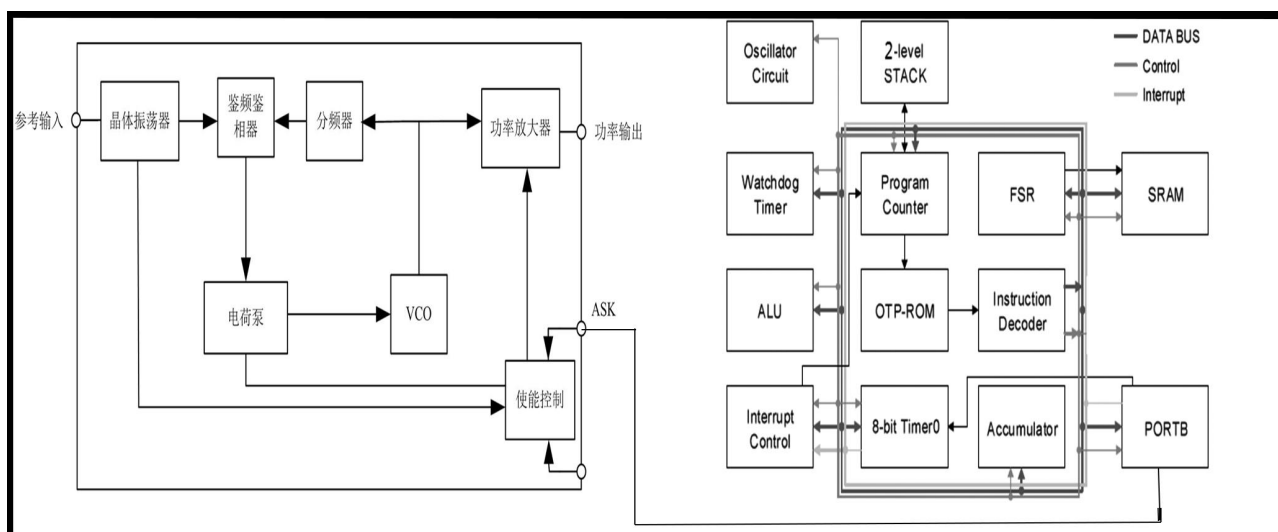
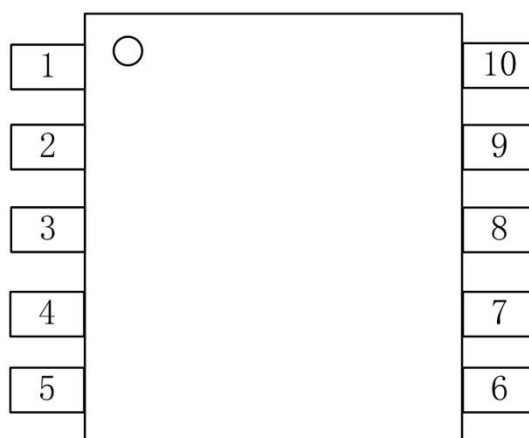


图1 WL111SC系统框图

3 引脚定义



引出端号	符号	功能	引出端号	符号	功能
1	XOUT	参考输出端	6	PB4	IO
2	XIN	参考输入端地	7	PB1	IO
3	VCC	RF 电源输入端	8	DIIN/PB2	RF 编码信号&IO
4	VDD	MCU 电源输入端	9	PAOUT	功放输出端
5	PB3	IO	10	VSS	地

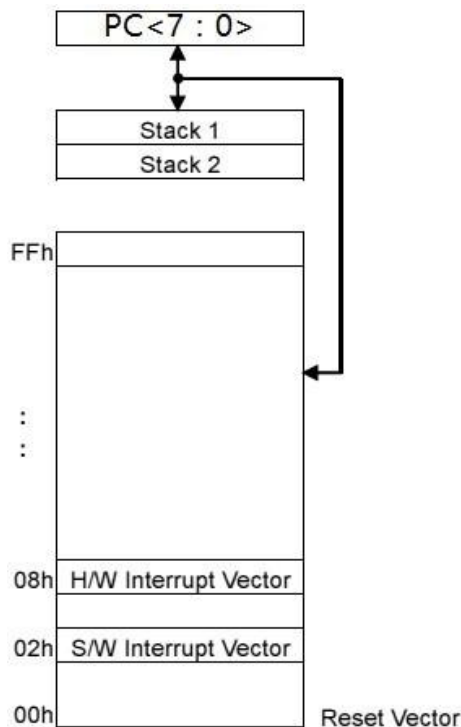
图2 WL111SC引出端排列

4 芯片存储空间

4.1 程序存储器

WL111SC 有一个 8 位 PC 指针能访问 0.25K×13 的存储空间。复位地址为 00h, H/W 中断向量地址 008h, S/W 中断向量地址 002h。芯片的 CALL/GOTO 能指向在同一个程序页面（一个程序页面为 0.25K）的所有存储空间。

程序存储器分布图和堆栈结构



4.2 数据存储器

数据存储器包含特殊功能器组和通用寄存器组，所有通用寄存器可以直接寻址或者通过 FSR 寄存器间接寻址。特殊功能寄存器用来控制CPU 或外围功能模块的工作（如下）。

表 1.1: WL111SC 寄存器列表

Address	Description Bank0
00h	INDF
01h	TMR0
02h	PCL
03h	STATUS
04h	FSR
06h	PORTB
08h	PCON
09h	WUCON
0Bh	PDCON
0Ch	ODCON
0Dh	PHCON
0Eh	INTEN
0Fh	INTFLAG
10h~27h	General Purpose Registers

表 1.2: 通过OPTION 或IOST 指令控制的寄存器

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION			TOCS	TOSE	PSA	PS2	PS1	PS0
06h (w)	IOSTB	Port B I/O 控制寄存器							

表 1.3: 寄存器列表

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							
01h (r/w)	TMRO	8 位定时/计数器							
02h (r/w)	PCL	低 8 位PC 指针							
03h (r/w)	STATUS	RST	GP1	GP0	/TO	/PD	Z	DC	C
04h (r/w)	FSR	间接地址访问指针 (RAM 选择寄存器)							
06h (r/w)	PORTB				IOB4	IOB3	IOB2	IOB1	
08h (r/w)	PCON	WDTE		LVDT	-	-	-	LVDS1	LVDS0
09h (r/w)	WUCON				WUB4	WUB3	WUB2	WUB1	
0Bh (r/w)	PDCON	*			/PDB4	/PDB3	/PDB2	/PDB1	
0Ch (r/w)	ODCON	*			ODB4	ODB3	ODB2	ODB1	
0Dh (r/w)	PHCON	-	-		/PHB4	/PHB3	/PHB2	/PHB1	
0Eh (r/w)	INTEN	GIE	*	*	*			PBIE	TOIE
0Fh (r/w)	INTFLAG	-	-	-	-			PBIF	TOIF

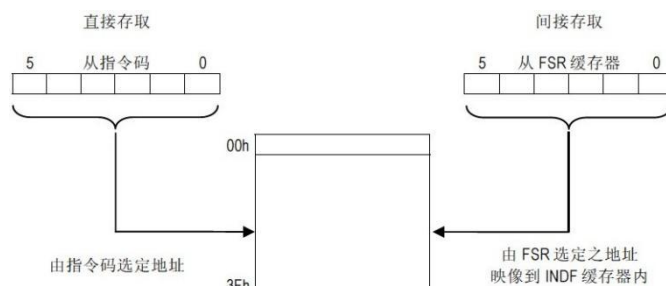
Legend: - = unimplemented, read as '0', * = unimplemented, read as '1', NG= no used bit

4.3 特殊功能寄存器介绍

4.3.1 INDF (间接寻址寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							

INDF 不是一个实际的物理地址，间接寻址时INDF 通过RAM 选择寄存器 (FSR) 来访问其所指向的地址。间接寻址读操作直接读地址 00h(FSR='0')，间接寻址不能对INDF 直接进行写操作 (尽管有些状态会发生改变)。FSR 的 5-0 位可以用来选择 64 个寄存器 (地址:00h ~ 3Fh)。



4.3.2 TMR0 (定时/计数器 Time lock/Counter register)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01h (r/w)	TMRO	8 位定时/计数器							

TMRO是一个8位定时/计数器寄存器，Timer0的时钟源可以取值于指令周期或外部实时钟 (TOCKI pin)，使用外部时钟需要设置OPTION的TOCS(TOCS=5)位为1。

使用TMRO的预置器需要设置OPTION的PSA (PSA =3)位为0，这种模式下TMRO值的改变，预置器被清零。

4.3.3 PCL (Low Bytes of Program Counter) & Stack

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02h (r/w)	PCL	PC 低 8 位							

WL111S的PC指针和堆栈的位数为8位，堆栈有3级，低位的PC指针为PCL寄存器，该寄存器时可读写的。每一条指令执行的时候他的PC指针包含下一条指令的操作地址。指令没有改变PC内容时候、在每一个指令周期PC指针自动加1。

对于GOTO指令有PC<7:0>，PCL 映射成PC<7:0>。

对于CALL指令有PC<7:0>，下一条指令地址被推进堆栈，PCL 映射成PC<7:0>。

对于RETI, RETFIE, RETURN指令有PC<7:0>，PC的内容更改为出栈信息，PCL 映射成PC<7:0>。

对于其他指令，PCL就是目标信息，PC<7:0>的内容就是指令地址。

4.3.4 STATUS (状态字寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03h (r/w)	STATUS	RST	GP1	GP0	/TO	/PD	Z	DC	C

状态字寄存器包含运算标志，结果标志。

指令执行以后可能会影响STATUS 寄存器的Z、DC 、C 标志位，则不能直接对这三个标志位进行写操作，这些标志位的设置由MCU 的逻辑自动完成。同时，TO 和 PD 位也是不能通过指令直接改变写操作。因此，与 STATUS 作为目标寄存器的指令后，结果可能会与预期的不同。例如:运行 CLRR STATUS 将把STATUS 的高三位置零和Z 标志位置 1 同时该寄存器的内容如下

0	0	0	u	u	1	u	u
---	---	---	---	---	---	---	---

u 表示为指令执行前后该位没有发生

C :进位标志ADDAR,

ADDIA

= 1, 有进位

= 0, 无进位

SUBAR, SUBIA

= 1, 无借位

= 0, 有借位

DC :辅助进位/借位标志.(低四位向高四位进位/借位标志) ADDAR,

ADDIA

= 1, 底 4 位有进位

=0, 底 4 位无进位

SUBAR, SUBIA

=1, 底 4 位无借位

=0, 底 4 位有借位

Z :零标志位

= 1, 算术或逻辑运算结果为'0'时

= 0, 算术或逻辑运算结果不为'0'时

/PD :系统休眠标志位

= 1, 当系统上电时或执行'CLRWDI'指令后

= 0, 当执行“SLEEP”指令后

/TO:看门狗溢出标志位

= 1, 当系统上电时或执行“CLRWDT”或 SLEEP 指令后

= 0, 看门狗定时器溢出

GP1 : GP0:通用寄存器读/写位

RST:定义系统复位类型位.

= 1, 唤醒SLEEP 或Port B 脚位变化唤醒SLEEP

= 0, 其他类型唤醒SLEEP.

4.3.5 FSR (间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04h (r/w)	FSR	-	-	间接寻址指针					

Bit5:Bit0: 用来选择访问间接寻址时目标寄存器地址. 具体描述见4.3.1。

4.3.6 PORTB (Port 寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
06h (r/w)	PORTB				IOB4	IOB3	IOB2	IOB1	

读端口 (PORTB 寄存器)的状态依赖于该端口是输入/输出模式, 写端口是向锁存器写数据。

PORTB是一个8位端口数据寄存器。

4.3.7 PCON (电源控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
08h (r/w)	PCON	WDTE	LVDF	LVDTE				LVDS1	LVDS0

LVDTE:LVDT (低电压检测) 使能位

= 0, 关闭 LVDT

= 1, 使能 LVDT

LVDF:LVDT 使能时, 可检测电源电压

= 0, 电源高于检测点

= 1, 低于检测点

WDTE: WDT (watch-dog timer) 使能看门狗定时器

= 0, 关闭WDT

= 1, 使能WDT

LVDS1~LVDS0: (config_word<5>=1 时这些选择才有效)

= 0 0→ LVT voltage = 3.6V

= 0 1→ LVT voltage = 2.2V

= 1 0→ LVT voltage = 2.4V

= 1 1→ LVT voltage = 2.8V

4.3.8 WUCON (Port B输入改变/唤醒控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
09h (r/w)	WUCON				WUB4	WUB3	WUB2	WUB1	

WUB1 : = 0, 禁止IOB1 输入改变/唤醒功能
 =1, 使能IOB1 输入改变/唤醒功能

WUB2 : = 0, 禁止IOB2 输入改变/唤醒功能
 =1, 使能IOB2 输入改变/唤醒功能

WUB3 : = 0, 禁止IOB3 输入改变/唤醒功能
 =1, 使能IOB3 输入改变/唤醒功能

WUB4 : = 0, 禁止IOB4 输入改变/唤醒功能
 =1, 使能IOB4 输入改变/唤醒功能

4.3.10 PDCON (I/O 下拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Bh (r/w)	PDCON	*			/PDB4	/PDB3	/PDB2	/PDB1	

/PDB1: = 0, 使能IOB1 内部下拉
 =1, 禁止IOB1 内部下拉

/PDB2: = 0, 使能IOB2 内部下拉
 =1, 禁止IOB2 内部下拉

/PDB3: = 0, 使能IOB3 内部下拉
 =1, 禁止IOB3 内部下拉

/PDB4: = 0, 使能IOB4 内部下拉
 =1, 禁止IOB4 内部下拉

4.3.12 PHCON (I/O 上拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Dh (r/w)	PHCON				/PHB4	/PHB3	/PHB2	/PHB1	

/PHB1 : = 0, 使能IOB1 内部上拉
 = 1, 禁止IOB1 内部上拉

/PHB2 : = 0, 使能IOB2 内部上拉
 = 1, 禁止IOB2 内部上拉

/PHB3: = 0, 使能IOB3 内部上拉
 = 1, 禁止IOB3 内部上拉

/PHB4 : = 0, 使能IOB4 内部上拉
 = 1, 禁止IOB4 内部上拉

4.3.13 INTEN (中断屏蔽寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Eh (r/w)	INTEN	GIE	*	*	*			PBIE	TOIE

TOIE : Timer0溢出中断屏蔽位。

= 0, 禁止Timer0溢出中断

= 1, 使能Timer0 溢出中断

PBIE : Port B输入改变中断屏蔽位

= 0, 禁止Port B输入改变中

= 1, 使能Port B 输入改变中

Bit6:Bit4:没有使用, 置1

GIE : 中断允许总控位

= 0, 禁止所有中断. 对于睡眠唤醒模式的中断事件, MCU 将执行SLEEP 后的指令。

= 1, 使能所有没有屏蔽的中断. 对于睡眠唤醒模式的中断事件, MCU 将跳转到中断地址 (008h)。

注释: 在中断事件发生时, GIEB 被硬件清零并禁止一切中断, 所以 GIE 以及与该中断相关的中断屏蔽位需要重新开启。RETFIE 为退出中断程序并重新设置GIE =1 允许中断。

4.3.14 INTFLAG (中断标志寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Fh (r/w)	INTFLAG	-	-	-	-			PBIF	TOIF

TOIF : 溢出中断标志, 发生Timer0 溢出中断置 1, 软件设置清零

PBIF : Port B 输入改变中断标志 interrupt flag. Port B 输入改变时置 1, 软件设置清零

Bit7:BIT4 : 没有使用, 置 0

4.3.15 ACC (Accumulator)累加器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (r/w)	ACC	累加器							

累加器是一个内部数据转化、指令操作和存放操作结果的存储单元, 不能被访问。

4.3.16 OPTION Register (选项寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION	-	-	TOCS	TOSE	PSA	PS2	PS1	PS0

通过OPTION 指令访问, 在执行OPTION 指令时候, 该数据单元由ACC (累加器) 转化为选项寄存器 (OPTION Register)。

除INTEDG位以外其他位是只写并可以置1。

PS2:PS0 : 分频率选择控制位

PS2:PS0	Timer0 Rate	WDT Rate
0 0 0	1:2	1:1
0 0 1	1:4	1:2
0 1 0	1:8	1:4
0 1 1	1:16	1:8
1 0 0	1:32	1:16
1 0 1	1:64	1:32
1 1 0	1:128	1:64
1 1 1	1:256	1:128

PSA: 分频器选择位.

= 1, WDT (看门狗定时器)

= 0, TMR0 (Timer0)

TOSE: TMR0触发方式控制位

= 1, TOCKI 脚下降沿触发计数

= 0, TOCKI 脚上升沿触发计数

TOCS: TMR0 时钟源选择控制位

= 1, 外部TOCKI 脚. 当 IOST IOB2 = "0".时, IOB2/TOCKI 脚设置为输入

= 0, 内部指令时钟周期或者RTC 时钟

4.3.17 IOSTB (I/O口控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	IOSTB				IOSTB4	IOSTB3	IOSTB2	IOSTB1	

通过IOST指令访问, 通过指令IOST R (06h)把累加器A的内容加载到I/O控制寄存器, 按位将IOSTB设为1表示该脚为输入(高阻抗)、设为0时表示该脚为输出。

IOST寄存器只写, 系统复位以后设置为输入(高阻抗)。

5 I/O Ports

PortB为双向三态I/O口。Port B 为8脚I/O口。IOB2需要通过选项寄存器 (Option) 的T0CS ((OPTION<5>)) 位控制, 所有的I/O的输入/输出方式由I/O控制寄存器(IOSTB)设置。IOB<4:1>有相应的上拉控制位(PHCON 寄存器)来设置使能内部上拉, 如果设置为输出模式, 内部上拉功能会自动关闭。IOB<4:1>有相应的下拉控制位(PDCON寄存器)来设置使能内部下拉, 如果设置为输出模式, 内部下拉功能会自动关闭。

IOB<4:1> 有输入改变中断/唤醒功能它的每个管脚是否具有该功能通过取决于WUCON寄存器的相应位。

配置字能交替设置I/O口的不同功能, 功能交替设置完以后, 读的I/O的值为0。

6 Timer0/WDT & Prescler/T1

6.1 Timer0

Timer0为8位定时/计数器, Timer0 的时钟源可以是内部或外部时钟源(TOCLKI pin)

6.1.1 使用内部时钟: 定时模式

T0CS(OPTION<5>)=0为定时模式, 定时模式在没有预置器的情况下, 定时寄存器每个指令周期自动加1, 设置TMR0以后, 定时器将在两个时钟周期以后开始自增。

6.1.2 使用外部时钟: 计数模式

T0CS(OPTION<5>)=1为计数模式, 是选择通过 TOCK 管脚的上升或下降沿触发Timer0 寄存器的增加由TOSE 位(OPTION<4>)决定,

外在时钟要求与内部时钟(Tosc)同步。同步以后, Timer0 实际增加有一个延迟。

在没有预置器的情况下, 外部时钟输入同样也可以作为预置器输出; TOCKI 与内部时钟同步时能方便处理在T2 和T4 周期上的预分频 因此TOCKI 为高或低电平必须要保持两个以上时钟周期才有效。

有预置分频时器, 外部时钟输入被异步分频器平分, 这种常用来计算波形。因此因此TOCKI的一个波形周期至少4Tosc才能被 预置器平分。

6.2 看门狗定时器 (WDT)

看门狗定时器 (WDT)的运行依赖于芯片里的 RC 振荡器, 无需任何额外电路即能工作。不管时钟 OSC1 和 OSC0 管脚是否关闭, 它都能运行, 如在睡眠模式。在一般操作或睡眠模式情况下, 看门狗定时器的溢出都会导致 MCU 复位同时TO (STATUS<4>)位被清零。

如WDTE 位(PCON<7>)清零, 看门狗定时器不能工作。

在没有预置器时看门狗的溢出为18 ms, 4.5ms, 288ms, 72ms这个时间可以通过SUT<1:0> 设置。

需要看门狗的t溢出周期变长可以通过设置OPTION寄存器的看门狗定时器分频大于1:128, 因此最长的看门狗溢出周期为 36.8 秒。

CLRWDT指令能使WDT和预置器清零, 启用看门狗可以防止超时, 如果超时MCU能复位。

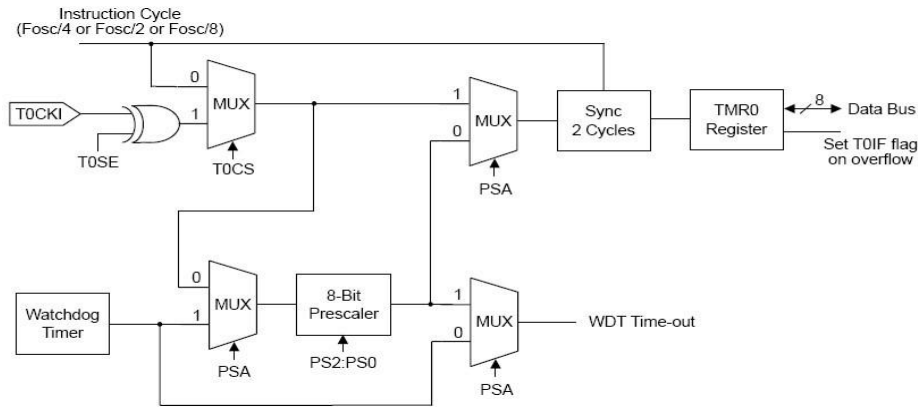
SLEEP 指令重置WDT和预置器, 启用看门狗就给机器分派了一个最大睡眠时间。

6.3 Prescaler (预置器)

有一个8位的向下计数器作为Timer0和看门狗定时器(WDT)的预置器。注意该预置器只能分配给Timer0 或WDT使用, 不能两者同时使用。PSA 位(OPTION<3>) 决定预置器是指派给Timer0还是WDT。PS<2:0> 位(OPTION<2:0>) 配置分频。当作为Timer0的预置器的时候, TMR0会被预置器清零。当作为WDT的预置器的时候, CLRWD 指令会清除预置器内容。预置器不能读写, 机器复位, 预置器各位全为1。

为了避免机器非正常复位, 当Timer0 或 WDT的预置器发生改变的时候, 需要执行CLRWDT 或 CLRR TMR0 指令, 反之亦然。

图6.1: Timer0/WDT Prescaler结构图



7 中断方式

WL111SC系统具备有四种中断方式：

1. TMR0 溢出中断
2. Port B 输入改变中断

INTFLAG为中断标志寄存器，决定该寄存器机器所发生的中断状态。

中断允许总控位 GIE (INTEN<7>)， 能使所有中断被开放 (GIE=1) 或屏蔽所有中断(GIE=0)， 每中断能否启用决定 INTEN 寄存器同时保证GIE=1。

中断发生时GIE 位（在中断发生前GIE 位和该中断相关的中断屏蔽位置1）被硬件清零从而禁止进一步中断

（WL111SC不区分中断优先级），同时下条指令跳到008h后开始执行。中断标志位在中断允许总控位GIE重新置1的时候需要被软件清零以防止重复中断。一个中断标志位（PBIF除外的）会被它的中断事件置1，而不管与它相关的中断屏蔽位是否启用。通过INTFLAG 和INTEN 的相应中位来判断是否发生中断以及中断类型。当通过INT指令发生软中断时，下条指令跳到002后开始执行。

7.1 Timer0 中断

TMR0 发生溢出 (FFh → 00h)时 T0IF 标志位置 1 (INTFLAG<0>). T0IE 位(INTEN<0>)清零，该中断被屏蔽。

7.2 Port B 输入改变中断

输入改变中断触发时IOB<7:0> PBIF标志位置 1 (INTFLAG<1>). PBIE位(INTEN<1>)清零，该中断被屏蔽。

在输入改变中断发生之前，必须读取port B信息

与PortB的管脚相对应的WUBn位 (WUCON<4:1>) 清零或设置为输出。PBIE在睡眠之前置1， Port B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前GIE位已被置1机器唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。

8 省电模式 (SLEEP)

执行SLEEP 指令以后机器进入省电模式。/PD 位清零 (STATUS<3>)， /TO位置1，看门狗清零同时保持运行状态，晶体停振，I/O维持原状。

在睡眠状态下，单片机能通过以下方式唤醒：

1. 看门狗复位（机器设置了看门狗）。
2. PORTB 输入改变中断。

外部的RSTB管脚和看门狗溢出都能使机器复位。通过查看 /PD 和/TO 位可以检测机器是哪种复位， /PD位置1为上电复位，置0为执行SLEEP， /TO 位置0为看门狗溢出复位。

机器通过中断唤醒，该中断屏蔽位置1，中断唤醒不管GIE是否置1。当GIE位被清零，机器唤醒以后执行 SLEEP指令以后的指令；当GIE位被置1，机器唤醒以后跳转到中断复位地址 (008h)。机器复位和唤醒延迟时间为640us。

9 复位

WL111SC 单片机能通过以下方式复位：

1. 上电复位(POR)
2. 掉电复位(Brown-out Reset BOR)
3. 看门狗WDT溢出复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知的。大多数寄存器会回到复位状态在上电复位，看门狗WDT溢出复位。

掉电复位作为一种典型应用主要用在AC 或重载交换的应用上。

芯片上的低电压检测模块到电压低于一个固定的电压也会对使芯片复位，这样能保证芯片只能在正常电压范围内工作。

WDT睡眠唤醒也导致芯片复位，其复位操作的不会在睡眠之前。根据不同的复原状态设置对/TO和/PD位 (STATUS<4 :3>)置1或清零。

9.1上电复位计数器(Power-up Reset Timer PWRT)

上电复位计数器提供一个 18/4.5/288/72ms 延迟时间 (该延迟时间由SUT<1:0>设置) (或 640us，基于不同的振荡源和复位条件) 在 Power-on Reset (POR)， Brown-out Reset (BOR)， 看门狗溢出复位。只要PWRT 在运行，设备就一直保持的复位状态。Vdd、温度和其他变化而会影响PWRT 控制的设备延迟时间。

9.2 振荡启动计数器(Oscillator Start-up Timer OST)

在PWRT 延迟 (18/4.5/288/72ms) 之后振荡启动计数器会再提供一个64个clock的延迟。

9.3 复位顺序

WL111SC复位时序如下：

1. 复位锁存器置1，PWRT & OST 清零。
2. 当内部的POR，BOR，RSTB 复位或 WDT 溢出复位脉冲加载完成后，PWRT 开始计数。
3. PWRT溢出以后，OST开始计数延迟。
4. OST延迟完成以后，复位锁存器清零最后芯片得到一个复位信号。

在高频或低频振荡模式机器复位延迟时间为18/4.5/288/72ms加上64个振荡周期，在IRC/ERIC，ERC振荡模式单片机会在Power-on Reset (POR)，Brown-out Reset (BOR)，在延迟640us，看门狗溢出复位后再延迟18/4.5/288/72ms的时间。

图9.1: 复位电路结构图

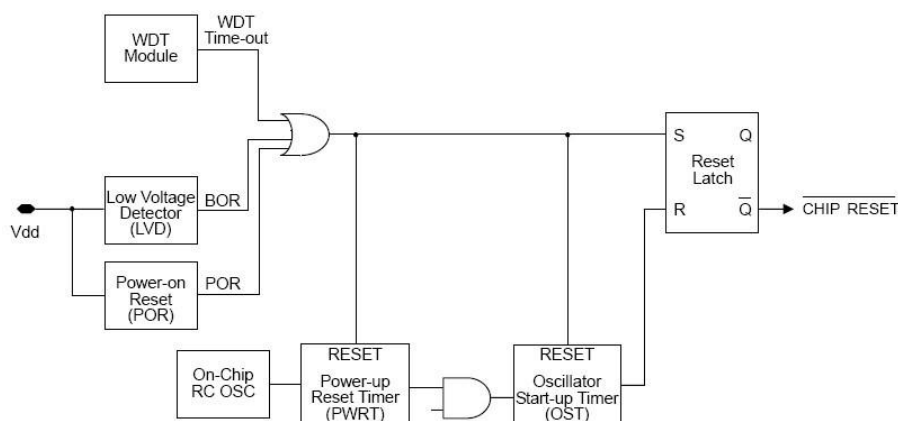


表 9.1: 复位以后各个寄存器状态列表

寄存器	地址	上电复位 掉电复位	RSTB 复位 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
OPTION	N/A	0011 1111	0011 1111
IOSTB	N/A	1111 1111	1111 1111
INDF	00h	xxxx xxxx	uuuu uuuu
TMRO	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	000# #uuu
FSR	04h	00xx xxxx	00uu uuuu
PORTB	06h	xxxx xxxx	uuuu uuuu
General Purpose Registers	10 ~ 27h	xxxx xxxx	uuuu uuuu
PCON	08h	1-1- ----	1-1- ----
WUCON	09h	---0 000-	---0 000-
PDCON	0Bh	---1 111-	---1 111-
PHCON	0Dh	---1 111-	---1 111-
INTEN	0Eh	0----00	0----00
INTFLAG	0Fh	---- --00	---- --00

Legend: u = 不变, x = 未知, - = 不起作用, # = 参见下表的值

表9.2: RST/TO / PD 复位和唤醒后的状态

/TO	/PD	复位方式
1	1	Power-on Reset
1	1	Brown-out reset
u	u	RSTB Reset during normal operation
1	0	RSTB Reset during SLEEP
0	1	WDT Reset during normal operation
0	0	WDT Wake-up during SLEEP
1	0	Wake-up on pin change during SLEEP

Legend: u = 不变

表:9.4: /TO /PD 状态位影响事件

事件	/TO	/PD
Power-on	1	1
WDT Time-Out	0	u
SLEEP instruction	1	0
CLRWDT instruction	1	1

Legend: u = 不变

10 配置选项

表 10.1: 配置选项 0

位	名称	说明
5 [~] 3	LVDT<2:0>	低电压检测选择位 = 0 0 0 → 禁止低电压检测或复位 (默认) = 0 0 1 → enable, LVR voltage = 2.2V 复位 = 0 1 0 → enable, LVR voltage = 2.4V 复位 = 0 1 1 → enable, LVR voltage = 2.8V 复位 下面四种是掉电检测, 可用 LVDF, 不复位。 = 1 x x → enable, LVD voltage Xx 的值由 LVDS<1:0>选择, 参考 PCON 寄存器说明。
7 [~] 6	RCM<1:0>	IRC 选择位 = 0 0 → 4MHz (默认) = 0 1 → 8MHz = 1 0 → 1MHz = 1 1 → 455KHz
9 [~] 8	SUT<1:0>	PWRT & WDT 计数周期选择位 = 0 0 → PWRT = 640us, WDT prescaler rate = 18ms (默认) = 0 1 → PWRT = 640us, WDT prescaler rate = 4.5ms = 1 0 → PWRT = 640us, WDT prescaler rate = 288ms = 1 1 → PWRT = 640us, WDT prescaler rate = 72ms

表 10.2: 配置选项 1

位	名称	说明
0	WDTEN	看门狗使能位 = 0, 禁止 WDT (默认) = 1, 使能 WDT
1	PROTECT	代码保护选择位 = 0 → 代码不加密 EPROM code protection off (默认) = 1 → 代码加密 EPROM code protection on
3 [~] 2	OSCD<1:0>	指令运行周期选择位 = 0 0 → 4 个振荡周期 (默认) = 1 0 → 2 个振荡周期 = 1 1 → 8 个振荡周期
4	PBWKEN	IOB 口中断唤醒使能 = 0, IOB 口中断唤醒使能通过 WUCON 寄存器控制, LVDTE 软件控制 (默认) = 1, IOB 口默认打开中断唤醒使能, LVDTE 使能打开 (无法通过软件设置)
5	RDPORT	IO 作为输出时, 读端口方式控制位 = 0, 从寄存器读 (默认) = 1, 从管脚读
6	SCHMITT	I/O 输入缓冲控制位

		= 0, 通过 Schmitt 触发器(默认) = 1, 不通过 Schmitt 触发器
<8:7>	PORTB1 的 VOH	00: 1mA pdrvin 信号变换 01: 5mA pdrvin、pdrvin1 信号变换 10: 20mA pdrvin、pdrvin3 信号变换 11: 40mA pdrvin、pdrvin1、pdrvin3 信号变换
<10:9>	PORTB1 的VOL	00: 3mA ndrvin 信号变换 01: 10mA ndrvin、ndrvin1 信号变换 10: 50mA ndrvin、ndrvin3 信号变换 11: 80mA ndrvin、ndrvin1、ndrvin3 信号变换
11	POTB3 的驱动	0: 普通驱动 (VOH=5mA, VOL=10mA) pdrvin、pdrvin1 信号变换 1: 与PORTB1 的驱动一致
12	POTB4 的驱动	0: 普通驱动 (VOH=5mA, VOL=10mA) ndrvin、ndrvin1 信号变换 1: 与PORTB2 的驱动一致

表 10.3: 配置选项 2

位	名称	说明
7~0	无定义	IRC 校准
<9:8>	PORTB2 的VOH	00: 1mA pdrvin 信号变换 01: 5mA pdrvin、pdrvin1 信号变换 10: 20mA pdrvin、pdrvin3 信号变换 11: 40mA pdrvin、pdrvin1、pdrvin3 信号变换
<11:10>	PORTB2 的VOL	00: 3mA ndrvin 信号变换 01: 10mA ndrvin、ndrvin1 信号变换 10: 50mA ndrvin、ndrvin3 信号变换 11: 80mA ndrvin、ndrvin1、ndrvin3 信号变换
12	16/8MHz	0: 主频最高 8MHz 1: 主频最高 16MHz

11 电气特性

11.1 绝对最大额定值

参数	最小值	最大值	单位
电源电压	0	3.6	V
贮存温度	-65	150	°C

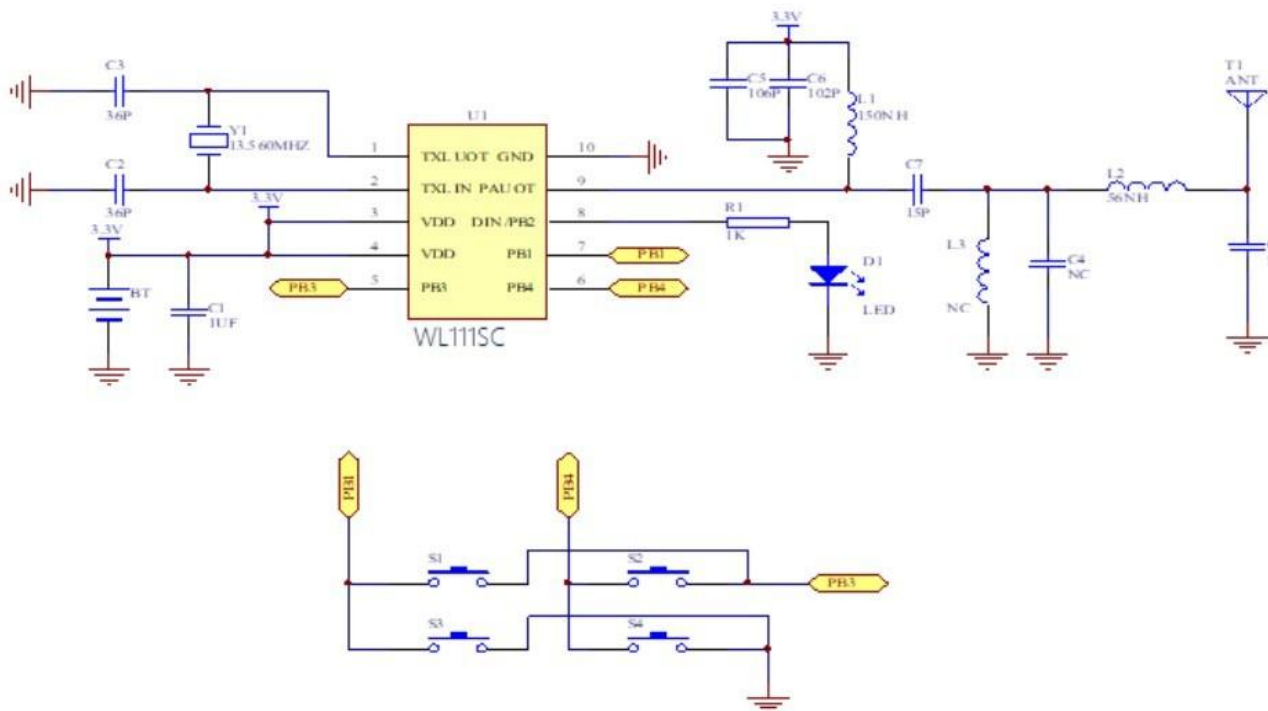
11.2 推荐工作条件

参数	最小值	最大值	单位
电源电压	2.2	3.6	V
工作温度	-25	+75	°C

11.3 无线电路电特性 (除非另有规定, $V_{CC}=3.3V$, $-40^{\circ}C \leq T_A \leq 85^{\circ}C$)

参数	符号	条件	最小值	典型值	最大值	单位
电源电流	I_{CC2}	$f_{INASK}=13.56MHz$,	---	---	16	mA
空闲模式电流	I_{CC_STD}	ASK=0	---	---	1	uA
输出功率	P_{OUT2}	$f_{INASK}=13.56MHz$,	---	---	13	dBm
谐波抑制	THD2	$f_{INASK}=13.56MHz$,	35	---	---	dBc

12 应用电路



13 指令集合

操作语法	说明	操作内容	指令周期	影响标志位
BCR R, bit	Clear bit in R	$0 \rightarrow R$	1	-
BSR R, bit	Set bit in R	$1 \rightarrow R$	1	-
BTRSC R, bit	Test bit in R, Skip if Clear	Skip if $R = 0$	1/2 (1)	-
BTRSS R, bit	Test bit in R, Skip if Set	Skip if $R = 1$	1/2 (1)	-
NOP	No Operation	No operation	1	-
CLRWDT	Clear Watchdog Timer	$00h \rightarrow WDT$, $00h \rightarrow WDT$ prescaler	1	/TO, /PD
OPTION	Load OPTION register	$ACC \rightarrow OPTION$	1	-
SLEEP	Go into power-down mode	$00h \rightarrow WDT$, $00h \rightarrow WDT$ prescaler	1	/TO, /PD
DAA	Adjust ACC's data format from HEX to DEC after any addition operation	$ACC(hex) \rightarrow ACC(dec)$	1	C

DAS		Adjust ACC's data format from HEX to DEC after any subtraction operation	ACC(hex) → ACC(dec)	1	-
RETURN		Return from subroutine	Top of Stack → PC	2	-
RETFIE		Return from interrupt, set GIE bit	Top of Stack → PC, 1 → GIE	2	-
INT		S/W interrupt	PC + 1 → Top of Stack, 002h → PC	2	-
IOST R		Load IOST register	ACC → IOST register	1	-
CLRA		Clear ACC	00h → ACC	1	Z
CLRR R		Clear R	00h → R	1	Z
MOVAR R		Move ACC to R	ACC → R	1	-
MOVR R, d		Move R	R → dest	1	Z
DECR R, d		Decrement R	R - 1 → dest	1	Z
DECRSZ R, d		Decrement R, Skip if 0	R - 1 → dest, Skip if result = 0	1/2 (1)	-
INCR R, d		Increment R	R + 1 → dest	1	Z
INCRSZ R, d		Increment R, Skip if 0	R + 1 → dest, Skip if result = 0	1/2 (1)	-
ADDAR R, d		Add ACC and R	R + ACC → dest	1	C, DC, Z
SUBAR R, d		Subtract ACC from R	R - ACC → dest	1	C, DC, Z
ADCAR R, d		Add ACC and R with Carry	R + ACC + C → dest	1	C, DC, Z
SBCAR R, d		Subtract ACC from R with Carry	R + ACC + C → dest	1	C, DC, Z
ANDAR R, d		AND ACC with R	ACC and R → dest	1	Z
IORAR R, d		Inclusive OR ACC with R	ACC or R → dest	1	Z
XORAR R, d		Exclusive OR ACC with R	R xor ACC → dest	1	Z
COMR R, d		Complement R	R → dest	1	Z
RLR R, d		Rotate left f through Carry	R<7> → C, R<6:0> → dest<7:1>, C → dest<0>	1	C
RRR R, d		Rotate right f through Carry	C ← dest<7>, R<7:1> ← dest<6:0>, R<0> ← C	1	C
SWAPR R, d		Swap R	R<3:0> → dest<7:4>, R<7:4> → dest<3:0>	1	-
MOVIA I		Move Immediate to ACC	I → ACC	1	-
ADDIA I		Add ACC and Immediate	I + ACC → ACC	1	C, DC, Z
SUBIA I		Subtract ACC from Immediate	I - ACC → ACC	1	C, DC, Z
ANDIA I		AND Immediate with ACC	ACC and I → ACC	1	Z
IORIA I		OR Immediate with ACC	ACC or I → ACC	1	Z
XORIA I		Exclusive OR Immediate to ACC	ACC xor I → ACC	1	Z
RETIA I		Return, place Immediate in ACC	I ACC, Top of Stack → PC	2	-

CALL	I	Call subroutine	PC + 1 → Top of Stack, I → PC	2	-
GOTO	I	Unconditional branch	I → PC	2	-

注释: 1. 两周期指令为分支跳转指令

2. bit: Bit 地址为 8 位寄存器 R 中的某一位

R: 寄存器地址 (00h to 3Fh)

I: 立即数

ACC: 累加器

d: 目的选择:

=0 (结果存放在ACC)

=1 (结果存放在R)

dest: 目的地

PC: 程序指针

PCHBUF: 高位缓冲程序指针

WDT: 看门狗计数器

GIE: 中断允许总控制位

TO: 计数溢出位

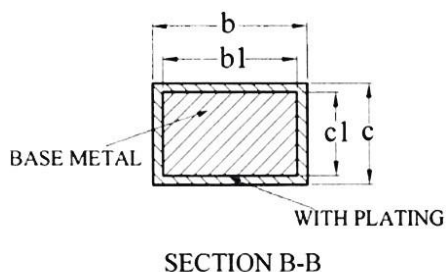
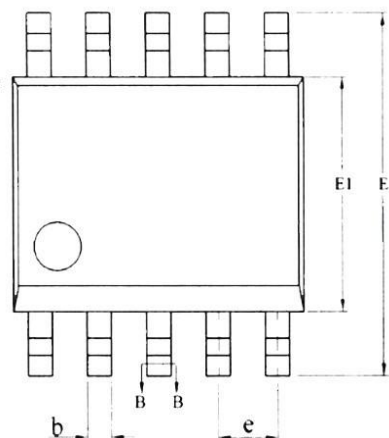
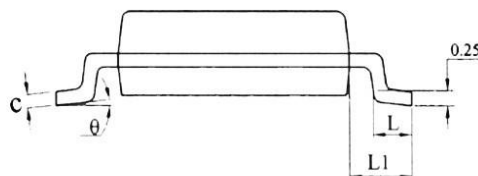
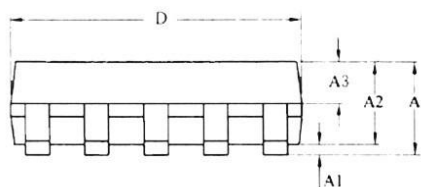
PD: 省电模式选择位

C: 进位/借位标志

DC: 辅助进位/借位标志. (低四位向高四位进位/借位标志)

Z: 零标志

14 封装外形



符号	尺寸 (毫米)			符号	尺寸 (毫米)		
	最小	公称	最大		最小	公称	最大
<i>A</i>	—	—	1.75	<i>E</i>	5.80	—	6.20
<i>A1</i>	0.10	—	0.25	<i>E1</i>	3.70	—	4.10
<i>A2</i>	1.30	—	1.50	<i>e</i>	—	1.00	—
<i>A3</i>	0.60	—	0.70	<i>b</i>	0.39	—	0.48
<i>D</i>	4.70	—	5.10	<i>L</i>	0.50	—	0.80